

### 特点

- 可编程充电电流 500mA
- 无需外接 MOSFET，检测电阻以及隔离二极管
- 恒定电流/恒定电压操作，并具有可在无过热危险的条件下实现充电速率最大化的热调节功能
- 精度达到±1%的 4.2V 预充电电压
- 用于电池电量检测的充电电流监控器输出
- 自动再充电
- 充电状态双输出、无电池和故障状态显示
- C/10 充电终止
- 待机模式下的静态电流为 25uA
- 2.9V 涓流充电，具备电池防反接功能
- 软启动限制浪涌电流
- 采用 SOT23-6L 封装
- -40°C 至+85°C 温度范围

### 应用

- 移动电话、PDA、充电宝
- MP3、MP4播放器
- 蓝牙、GPS导航仪
- 便携式设备充电器

### 概述

KL4057 是一款完整的采用恒定电流/恒定电压单节锂离子电池充电管理芯片。其SOT小封装和较少的外部元件数目使其成为便携式应用的理想器件, KL4057 可以适合 USB 电源和适配器电源工作。由于采用了内部 PMOSFET 架构，加上防倒充电路，所以不需要外部检测电阻器和隔离二极管。热反馈可对充电电流进行调节，以便在大功率操作或高环境温度条件下对芯片温度加以限制，充电电压固定于 4.2V，而充电电流可通过一个电阻器进行外部设置。当充电电流在达到最终浮充电压之后降至设定值 1/10 时, KL4057 将自动终止充电循环。当输入电压（交流适配器或 USB 电源）被拿掉时，KL4057 自动进入一个低电流状态，将电池漏电流降至 2uA 以下。也可将 KL4057 置于停机模式，以而将供电电流降至 25uA。 KL4057 的其他特点包括充电电流监控器、欠压闭锁、自动再充电和一个用于指示充电结束和输入电压接入的状态引脚。芯片集成充电状态双灯指示，可配置为充电时点亮红灯，充满后点亮绿灯。

### 典型应用电路

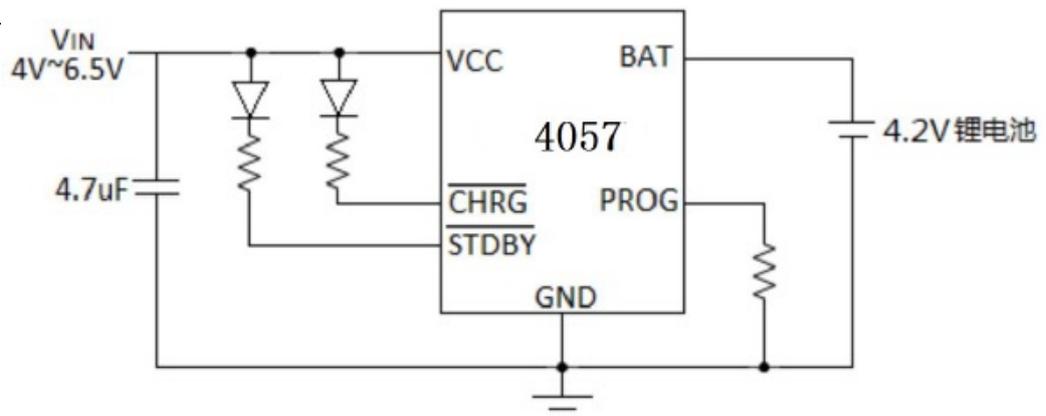


Figure 1. Typical Application Circuit

## 管脚设置

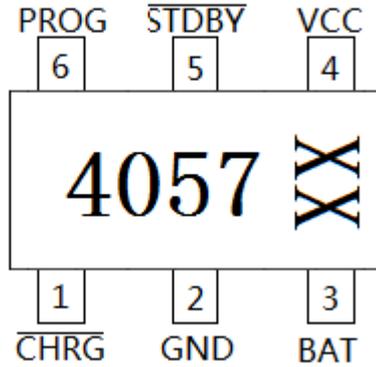


Figure 2. Pin Configuration

顶部标记: 4057 XX (设备代码: 4057, XX 批号代码)

## 引脚描述

引脚	名称	功能
1	CHRG	充电状态指示
2	GND	接地端
3	BAT	接电池
4	VCC	电源输入
5	STDBY	充电状态指示
6	PROG	充电电流编程脚

## 绝对最大额定值<sup>(1)(2)</sup>

VCC 输入电压.....0.3V to 6.5V

BAT 端电流.....500mA

工作温度范围.....-40°C to +85°C

存储温度范围..... -65°C to 125°C

铅温度 (钎焊, 10s) .....+300°C

结温.....+125°C

$\theta_{JA}$ .....250°C/W

ESD (Human Body Made) HMB.....4KV

$\theta_{JC}$  .....130°C/W

ESD (Machine Made) MM..... 400V

最大功耗.....400mW

备注1: 超过这些额定值可能会损坏器件。

备注2: 不能保证设备在其工作条件之外运行。

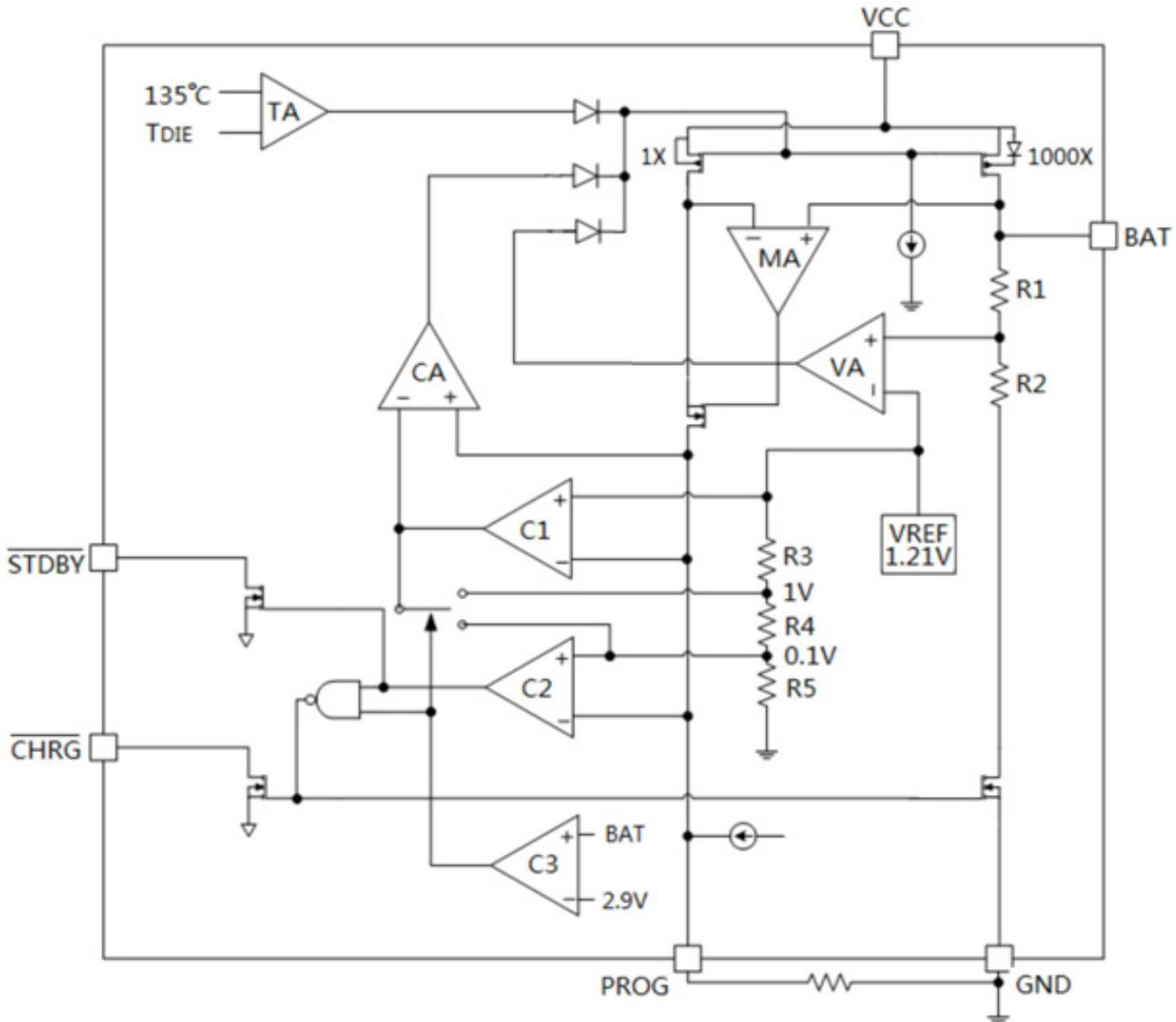
电气特性<sup>(3)</sup>

符号	参数	条件	最小值	典型值	最大值	单位
VCC	输入电源电压		4.0	5.00	6.5	V
ICC	芯片消耗电流	充电模式 RPROG=10k		240	500	uA
		低功耗模式（充电完成）		45	90	uA
		关断模式(RPROG 没有连接 VCC<VBAT,or VCC<VUV)		25	50	uA
VFLOAL	稳定浮充电压	VBAT<VTRIKL,RPROG=10k	4.158	4.2	4.242	v
IBAT	BAT 电流充电电流	当前模式, RPROG=10k	93	100	107	mA
		当前模式, RPROG=2k	465	500	535	mA
		低功耗模式,VBAT=4.2V		1	2	uA
		关断模式（PROG 没有连接）		0.5	1	uA
		睡眠模式,VCC=0V		0	1	uA
ITRIKL	涓流充电电流	VBAT<VTRIKL,RPROG=10k	40	50	60	mA
VTRIKL	涓流充电阈值电压	RPROG=10k,VBAT 上升	2.8	2.9	3.0	V
VUV	VCC 欠压锁定阈值	From VCC Low to High	3.7	3.8	3.93	V
VUVHYS	VCC 欠压锁定迟滞		150	200	300	mV
VASD	VCC 充电阈值电压	VCC 从低到高	70	100	140	mV
		VCC 从高到低	5	30	50	mV
VCHRG	CHRG端输出低电平	ICHRG=5mA		0.35	0.6	V
VPROG	充电基准电压	当前模式, RPROG=10k	0.93	1.0	1.07	V
$\Delta V_{RECHRG}$	自动重充迟滞电压	VFLOAT - VRECHRG		100	200	mV
TLIM	过温关断点			150		°C
I <sub>PROG</sub>	PROG 上拉电流			2.0		uA

备注3: \*参数由设计保证。

- 超出最大工作范围可能会损坏芯片
- 芯片不建议工作在极限参数的状态下
- 芯片的工作电流包括 PROG Pin 外面电阻消耗的电流（约 100uA），但不包括芯片通过 BAT Pin 给芯片充电的电流（约 100mA）。
- 充电终止电流一般是设定充电电流的 0.1 倍。

功能框图:



## 功能说明

### 1、工作原理

当输入电压大于UVLO检测阈值和芯片使能输入端接高电平时，KL4057开始对电池充电。如果电池电压低于2.9V，充电器用小电流对电池进行预充电。当电池电压超过2.9V时，充电器采用恒流模式对电池充电，充电电流由PROG端和GND端之间的电阻决定。当电池电压接近4.2V时，充电电流逐渐减小，KL4057进入恒压充电模式。当充电电流减小到充电结束阈值时，充电周期结束。充电结束阈值是恒流充电电流的1/10。当电池电压降到再充电阈值以下时，自动开始新的充电周期。芯片内部的高精度的电压基准源，误差放大器和电阻分压网络确保BAT端调制电压的精度在1%以内，满足锂离子和锂聚合物电池的要求。当输入电压掉电或者输入电压低于电池电压时，充电器进入待机模式，电池端消耗的电流小于2uA，从而增加待机时间。

## 2、充电状态指示

KL4057有两个漏极开路状态指示输出端CHRG和STDBY。当充电器处于充电状态时，CHRG被拉到低电平，在其他状态CHRG为高阻态；当电池充电结束后，STDBY被拉到低电平，在其他状态STDBY为高阻态。当电池没有接到充电器时，CHRG闪烁表示没有安装电池。

充电状态	CHRG	STDBY
正在充电	亮	灭
充电完成	灭	亮
BAT端连接1uF电容，无电池	闪烁(频率约20Hz)	亮

## 3、充电终止

当充电电流在达到最终浮充电压之后降至设定值的1/10，充电循环被终止。该条件是通过采用一个内部滤波比较器对PROG端进行监控来检测的。当PROG端电压降至100mV以下的时间超过1.8ms时，充电终止，KL4057进入待机模式，此时的输入电源电流降至约45uA。充电时，BAT端上的瞬变负载会使PROG端电压在DC充电电流降至设定值的1/10之间短暂地降至100mV以下，比较器的1.8ms延时时间确保了这种性质的瞬变负载不会导致充电循环过早终止。一旦平均充电电流降至设定值的1/10以下，KL4057集中式充电循环并停止通过BAT端提供任何电流。在这种状态下，BAT端上所有负载都必须由电池供电。

## 4、热限制

如果芯片温度升至135℃以上时，一个内部热反馈环路将减小设定的充电电流。该功能可防止KL4057过热，并允许用户提高给定电路板功率处理能力的上限而减小损坏KL4057的风险。

## 5、欠压闭锁

KL4057拥有一个内部欠压锁定电路对输入电压进行监控，在Vcc升至欠压锁定门限电压之前使芯片保持在停机工作模式。当Vcc电压升高至3.8V之后，芯片退出UVLO，开始正常工作。Vcc下降时的UVLO迟滞电压为200mV。

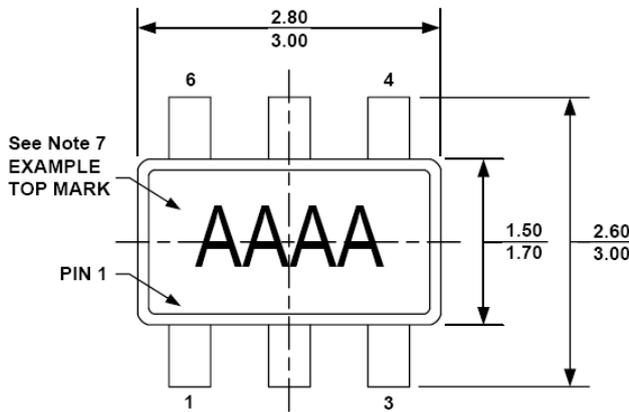
## 6、自动循环充电

电池电压达到浮充电压，充电循环被终止之后，KL4057立即对BAT端电压进行监控。当BAT端电压低于4.1V时，充电循环重新开始。确保了电池被维持在一个接近满电的状态，同时免除了进行周期性充电循环启动的需要。

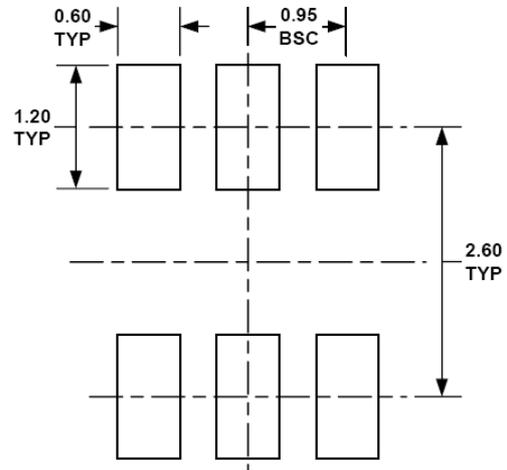
## 7、防反接功能

具备锂电池防反接功能，当Vcc接电源时，若误操作将需要充电的锂电池极性接反，此时会自动检测到电池反接状态并且进入停机模式，避免锂电池和芯片损坏。

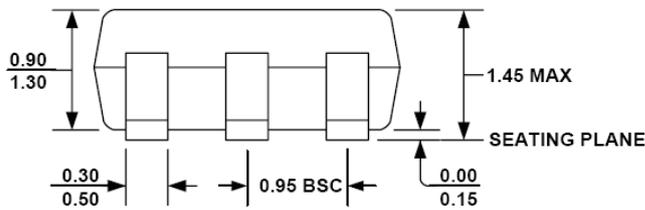
## PACKAGE OUTLINE DRAWING FOR 6-SOT23



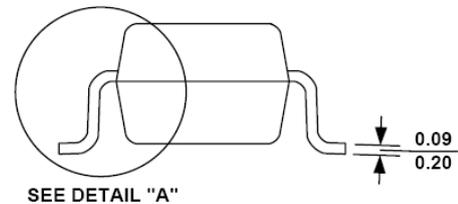
**TOP VIEW**



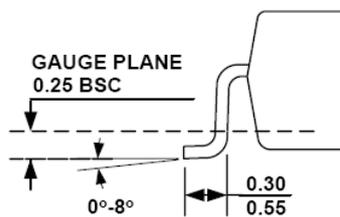
**RECOMMENDED LAND PATTERN**



**FRONT VIEW**



**SIDE VIEW**



**DETAIL "A"**

### NOTE:

- 1) ALL DIMENSIONS ARE IN MILLIMETERS.
- 2) PACKAGE LENGTH DOES NOT INCLUDE MOLD FLASH, PROTRUSION OR GATE BURR.
- 3) PACKAGE WIDTH DOES NOT INCLUDE INTERLEAD FLASH OR PROTRUSION.
- 4) LEAD COPLANARITY (BOTTOM OF LEADS AFTER FORMING) SHALL BE 0.10 MILLIMETERS MAX.
- 5) DRAWING CONFORMS TO JEDEC MO-178, VARIATION AB.
- 6) DRAWING IS NOT TO SCALE.
- 7) PIN 1 IS LOWER LEFT PIN WHEN READING TOP MARK FROM LEFT TO RIGHT, (SEE EXAMPLE TOP MARK)